

Theo yêu cầu của khách hàng, trong một năm qua, chúng tôi đã dịch qua 16 môn học, 34 cuốn sách, 43 bài báo, 5 sổ tay (chưa tính các tài liệu từ năm 2010 trở về trước) Xem ở đây

**DỊCH VỤ
DỊCH
TIẾNG
ANH
CHUYÊN
NGÀNH
NHANH
NHẤT VÀ
CHÍNH
XÁC
NHẤT**

Chỉ sau một lần liên lạc, việc dịch được tiến hành

Giá cả: có thể giảm đến 10 nghìn/1 trang

Chất lượng: Tao dựng niềm tin cho khách hàng bằng công nghệ 1. Bạn thấy được toàn bộ bản dịch; 2. Bạn đánh giá chất lượng. 3. Bạn quyết định thanh toán.

Tài liệu này được dịch sang tiếng việt bởi:

www.mientayvn.com

Từ bản gốc:

<https://drive.google.com/folderview?id=0B4rAPqlxIMRDNkFJeUpfVUtLbk0&usp=sharing>

Liên hệ dịch tài liệu :

thanhlam1910_2006@yahoo.com hoặc frbwrthes@gmail.com hoặc số 0168 8557 403 (gặp Lâm)

Tìm hiểu về dịch vụ: http://www.mientayvn.com/dich_tiang_anh_chuyen_nganh.html

2D Cache Architecture for Motion Compensation in a 4K Ultra-HD AVC and HEVC Video Codec System Abstract-Motion

Compensation in AVC or HEVC Video codec requires reference pixels stored in the external SDRAM and interpolates it to form the Predictor Image. This is a

Kiến trúc bộ đệm 2D để bù chuyển động trong hệ mã hóa/giải mã video 4K Ultra-HD AVC và HEVC **6 h 57**

Tóm tắt-Bù chuyển động trong codec Video AVC hoặc HEVC cần các pixel chuẩn lưu trữ trong SDRAM ngoài và nội suy nó để tạo thành Predictor Image (ảnh dự đoán). Đây là một phân đoạn quan trọng (70-

significant chunk (70-80%) of the total SDRAM bandwidth and hence drives the bandwidth requirements. There is lot of overlap between the reference data required for every partition. This paper describes 2D or a block based caching scheme which exploits the commonality of reference pixel fetches across various partitions and thereby reducing the SDRAM bandwidth and power. Prior techniques heavily rely on using a video CPU to achieve this and still can do this only partially. This technique helps in reducing the LPDDR2 SDRAM power for a 4k Ultra-HD decoder by up to 70 mW and bandwidth by 800 MB/s (50% reduction) and increasing the typical 1080p30 HDMI playback time by 2 hours.

IV. CONCLUSION

The reference pixel caching scheme presented in this paper describes an efficient manner to exploit the commonality of fetches between consecutive partitions. The entire caching logic dissipates 7mW of power and can save the LPDDR2 power by close to 70 mW. This scheme helps in reducing the average SDRAM bandwidth and power while maintaining high efficiency of accesses to it. Low system power brings key

80%) của toàn bộ băng thông SDRAM và do đó chi phối các yêu cầu băng thông. Có nhiều sự chồng chéo giữa các dữ liệu tham chiếu cần thiết cho mỗi phân vùng. Bài báo này mô tả cơ chế đệm 2 chiều hoặc khối khai thác sự tương đồng của các fetch pixel tham chiếu qua các phân vùng khác nhau và do đó giảm băng thông và công suất SDRAM. Những kỹ thuật trước đây lệ thuộc nhiều vào CPU video để đạt được điều này và chỉ có thể làm một phần việc này. Kỹ thuật này giúp giảm công suất LPDDR2 SDRAM cho bộ giải mã 4k Ultra-HD đến 70 mW và băng thông 800 MB/s (giảm 50%) và tăng thời gian hoạt động 1080p30 HDMI điển hình lên 2 giờ.

differentiation to multimedia SoC, increasing the typical HP H.264 1080p30 HDMI playback time by 2 hours.

.....
.....
.....
A 28nm Programmable and Low Power Ultra-HD Video Codec Engine

Abstract— Video codec standards like H.264 and HEVC are driving the need for high computation and high memory bandwidth in current SOCs. On the other hand, portable devices like smartphones and tablets are driving the need to reduce power consumption for enhanced battery life. In this paper, we present a scalable H.264 Ultra-HD video codec engine that dissipates 9 mW of decode and 18 mW of encode power (for a typical HP H.264 1080p30 bit-stream) in 28 nm low power process technology node using various low power optimization techniques across architecture, design, circuit, software and systems.

VIII. CONCLUSION

In this paper, several power optimization techniques, spanning across architecture, software and circuit design were described to develop a low power ultra-HD video codec engine. Besides improving the processing capability by 4X, it also

Cơ cấu mã hóa/giải mã video Ultra-HD khả lập trình và công suất thấp 28 nm

Tóm tắt—Các tiêu chuẩn mã hóa/giải mã video chẳng hạn như H.264 và HEVC có nhu cầu tính toán cao và băng thông bộ nhớ cao trong các SOC hiện tại. Mặt khác, các thiết bị cầm tay chẳng hạn như điện thoại thông minh hoặc máy tính bảng cần phải giảm tiêu hao năng lượng để tăng cường thời gian hoạt động của pin. Trong bài báo này, chúng tôi trình bày một cơ cấu mã hóa/giải mã video H.264 Ultra-HD có thể mở rộng được chỉ tiêu thụ 9 mW để mã hóa và 18 mW để giải mã (đối với HP H.264 1080p30 bit-stream điển hình) trong nút công nghệ quy trình công suất thấp 28 nm dùng các kỹ thuật tối ưu hóa công suất thấp khác nhau thông qua kiến trúc, thiết kế, mạch, phần mềm và hệ thống.

significantly reduces the required external memory bandwidth by 2X. This also helped in saving significant power at the system level.

.....

.....

A 249-Mpixel/s HEVC Video-Decoder Chip for 4K Ultra-HD Applications

Abstract—High Efficiency Video Coding, the latest video standard, uses larger and variable-sized coding units and longer interpolation filters than H.264/AVC to better exploit redundancy in video signals. These algorithmic techniques enable a 50% decrease in bitrate at the cost of computational complexity, external memory bandwidth, and, for ASIC implementations, on-chip SRAM of the video codec. This paper describes architectural optimizations for an HEVC video decoder chip. The chip uses a two-stage subpipelining scheme to reduce on-chip SRAM by 56 kbytes—a 32% reduction. A high-throughput read-only cache combined with DRAM-latency-aware memory mapping reduces DRAM bandwidth by 67%. The chip is built for hEvC Working Draft 4 Low Complexity configuration and occupies 1.77 mm in 40-nm CMOS. It performs 4K Ultra HD 30-fps video decoding at 200 MHz

Chip giải mã video 249-Mpixel/s HEVC cho các ứng dụng 4K Ultra-HD

Tóm tắt—Phương pháp mã hóa video hiệu suất cao, tiêu chuẩn video mới nhất, dùng các đơn vị mã hóa kích thước lớn và linh hoạt và các bộ lọc nội suy dài hơn H.264/AVC để khai thác tốt hơn sự dư thừa trong các tín hiệu video. Những giải thuật này giúp giảm 50% tốc độ bit tuy nhiên tăng độ phức tạp tính toán, băng thông bộ nhớ ngoài, và, đối với các quá trình thực thi ASIC, SRAM **on-chip (trên chip)** của bộ mã hóa/giải mã video. Bài báo này mô tả quá trình tối ưu hóa kiến trúc cho một chip giải mã video HEVC. Chip sử dụng cấu trúc đường ống con hai tầng để giảm SRAM on-chip bằng cách giảm **56 kbytes—a 32%**. Bộ nhớ cache chỉ đọc lưu lượng cao kết hợp với ánh xạ bộ nhớ nhận biết trễ DRAM làm giảm băng thông DRAM 67%. Chip được thiết kế cho cấu hình hEvC Working Draft 4 Low Complexity và chiếm 1.77 mm trong 40-nm CMOS. Nó thực hiện giải mã video 4K Ultra HD 30-fps tại 200 MHz trong khi tiêu thụ 1.19 nJ/pixel công suất hệ chuẩn hóa.

while consuming 1.19 nJ/pixel of normalized system power.

VI. CONCLUSION

A video decoder for the latest HEVC standard supporting Ultra HD resolution was presented. The main challenges of HEVC, such as large coding tree units, hierarchical coding and transform units, and increased memory bandwidth from longer interpolation filters, were addressed in this work. In particular, a variable-sized split-system pipeline was developed to process the wide range of coding tree unit sizes and account for variable DRAM latency. Unified processing engines for entropy decoding, inverse transform and prediction were designed to simplify the decoding flow for the entire range of coding, transform, and prediction units. Mathematical features of the transform matrices were exploited to implement matrix-vector product with a 50% area reduction. Finally, a high-throughput motion compensation cache was designed in conjunction with a DRAM-aware memory map to provide 67% bandwidth savings. A summary of our contributions is given in Table V.

.....
.....
.....

A Memory-Efficient Architecture for Intra Predictor and De-Blocking Filter in Video Coding System

Abstract—In the hardware architecture of the H.264/AVC video coding systems, the storage size of the intra predictor and de-blocking filter occupies a great portion of the internal memory size in the video coding. However, the higher resolution video costs huge internal memory size to store pixels to predict block data and eliminate the blocking effect, especially for the next-generation video applications which target resolution is Ultra- HD (8Kx4K). In this article, a memory-efficient architecture for intra predictor and de-blocking filter has been proposed which can roughly reduce up to 19% internal memory usage to efficiently reduce the decoder size and power consumption, and the sequential-interleaving memory architecture has also been adopted in the proposed architecture to solve the memory access conflict during video decoding. A test module is designed for the proposal and operates at 200 MHz for real-time processing with 85.1 K gates and 8.4 KB SRAM in 90nm CMOS technology.

V. CONCLUSION

Kiến trúc nhớ hiệu quả trong Intra Predictor (bộ dự đoán nội bộ, dự đoán nội khung, bộ dự

đoán trong ảnh) và bộ lọc tách khối trong hệ mã hóa video

Tóm tắt-Trong kiến trúc phần cứng của các hệ mã hóa video H.264/AVC, kích thước lưu trữ của intra predictor và bộ lọc tách khối chiếm phần lớn kích thước bộ nhớ trong quá trình mã hóa video. Tuy nhiên, các video độ phân giải cao tiêu tốn kích thước bộ nhớ trong rất lớn để lưu trữ pixel để dự đoán dữ liệu khối và triệt tiêu hiệu ứng nhiễu khối, đặc biệt đối với các ứng dụng video thế hệ mới trong đó độ phân giải mục tiêu phải là Ultra- HD (8Kx4K). Trong bài báo này, chúng tôi đề xuất một kiến trúc hiệu quả về bộ nhớ cho intra predictor và bộ lọc tách khối có thể giảm việc sử dụng bộ nhớ trong đến 19% để giảm có hiệu quả kích thước và sự tiêu thụ năng lượng của bộ giải mã, và trong kiến trúc này chúng tôi cũng sử dụng kiến trúc bộ nhớ tuần tự-đan xen để giải quyết xung đột truy cập bộ nhớ. Module kiểm tra được thiết kế theo đề xuất và hoạt động ở 200 MHz để xử lý thời gian thực với các cổng 85.1 K và 8.4 KB SRAM trong công nghệ CMOS 90nm.

In this article, we present the HEVC design for sharing the line buffer in intra prediction and de-blocking filter by the inversion mechanism. The memory is reduced up to 19% in the video decoder system. Meanwhile, memory conflict can be avoided by the sequential-interleaving memory bank. Therefore, our proposed architecture can be suitable to the mobile applications due to the low power and low memory usage.

.....

.....

.....

A MONOLITHIC PROGRAMMABLE ULTRA-HD VIDEO CODEC ENGINE ABSTRACT

With advances in video coding standards like H.264 and HEVC coupled with those in the display technology, Ultra HD contents have started taking the mainstream. This is driving the need for high computation and memory bandwidth in current multi-media SOCs. In this paper, we present a monolithic multi-format video codec engine which achieves Ultra HD performance for H.264 High Profile, reduces the external memory bandwidth requirement by 2X as compared to its predecessor and takes only 5.9 mm² of

Cơ cấu mã hóa/giải mã video ULTRA-HD khả lập trình đơn khối

TÓM TẮT

Với những tiến bộ trong các tiêu chuẩn mã hóa video chẳng hạn như H.264 và HEVC cùng với những tiến bộ trong công nghệ màn hình. Các nội dung siêu HD đã bắt đầu đóng vai trò chủ đạo. Điều này góp phần đáp ứng như cầu tính toán và băng thông bộ nhớ cao trong các SOC đa phương tiện hiện tại. Trong bài báo này, chúng tôi trình bày cơ cấu mã hóa/giải mã video đa định dạng đơn khối đạt được hiệu suất siêu HD đối với profile cao H.264, giảm yêu cầu băng thông bộ nhớ ngoài 2X so với cơ cấu trước đây của nó và chỉ chiếm 5.9 mm² diện tích để bán dẫn trong quá trình 28 nm công

silicon area in a low power 28nm process.

7. CONCLUSION

In this paper, several techniques spanning across hardware and software were described to achieve a UHD video codec engine for mobile applications in a hitherto unseen power envelop enabling 14 hours of video playback time over HDMI. Besides improving the processing capability by 4X, it also significantly reduces the required external memory bandwidth by 2X a key to enable UHD performance at the system level.

.....

.....

.....

A novel single lens stereoscopic 3D camera system for Ultra High-Fidelity Definition(UHD) broadcasting.

Abstract—The world's first regular 3D broadcasting was successfully launched by SBS(Seoul Broadcasting System), Korea. Moreover, the amount of 3D videos which were produced on HD / DCI format has increased. 3D videos have already been captured with 4K UHD(3840X2160) resolution. As the displays for 3D UHD display begin to become general, 3D UHD is going to be the standard for broadcasting and commercial

suất thấp.

Hệ thống camera 3D lập thể một thấu kính mới cho công nghệ truyền phát độ sắc nét siêu cao (UHD)

Tóm tắt Chương trình phát sóng 3D thường kỳ đầu tiên trên thế giới được tiến hành thành công bởi SBS (Hệ thống phát thanh truyền hình Seoul), Hàn Quốc. Bên cạnh đó, lượng video 3D được tạo ra theo định dạng HD / DCI đã tăng. Các video 3D cũng đã được thu với độ phân giải 4K UHD(3840X2160). Vì các màn hình để hiển thị 3D UHD bắt đầu trở nên phổ biến, 3D UHD sẽ là định dạng tiêu chuẩn trong truyền phát (phát sóng) và các phim thương mại. Tuy

films. However, stereoscopic 3D movies that are captured by two cameras rig system having two lenses have geometrical distortion inherently. Yet there are much less studies on why the 3D system causes geometrical distortion that occurs visual fatigue. In this paper, the factors that may cause fatigue are analyzed, and a novel single lens stereoscopic 3D camera system which may solve the problems is suggested.

V. CONCLUSION

Visual fatigue or a lack of immersion and presence are occurred in the traditional stereoscopic 3D video technology which divides optical axis into two paths . Recently, most 3D contents have been shown in movie theaters. Movie theaters have a good environment to show 3D contents so that the problems about two camera stereoscopic 3D still are remained unveiled. Though 3D UHD broadcasting is becoming more popular, issues on existing two lenses two camera system will increase. Therefore, a large-scale subjective quality test on novel single lens stereoscopic 3D system is inevitable. When this suggested technology and subjective quality test procedure may help to set the guidelines for 3D UHD

nhiên, các đoạn video 3D do hệ hai camera thu được (có hai ống kính) luôn luôn bị méo. Nhưng lại có rất ít nghiên cứu về nguyên nhân tại sao hệ 3D gây ra biến dạng hình học làm cho thị giác mệt mỏi. Trong bài báo này, chúng tôi phân tích các yếu tố gây mệt mỏi thị giác và một hệ camera 3D lập thể một thấu kính có thể giải quyết được vấn đề nêu ra ở trên.

broadcasting, viewers may enjoy comfortable UHD 3D broadcasting.

.....
.....
.....
Benchmarking of quality metrics on ultra-high definition video sequences

Abstract—The performance of objective quality metrics for high-definition (HD) video sequences is well studied, but little is known about their performance for ultra-high definition (UHD) video sequences. This paper analyzes the performance of several common objective quality metrics (PSNR, VSNR, SSIM, MS-SSIM, VIF, and VQM) on three different 4K UHD video sequences using subjective scores as ground truth. The findings confirm the content-dependent nature of most metrics (with VIF being the only exception), which has been reported previously for standard and high resolution video sequences. PSNR showed the lowest correlation with ground truth quality scores when the analysis was performed for all contents at once and thus is not recommended as a general metric for video quality, while VIF showed the highest Pearson (0.83) and Spearman (0.87) correlation coefficients and may be used as a general purpose metric. On the other

Thử nghiệm các tiêu chuẩn đo chất lượng các chuỗi video độ sắc nét cao

Tóm tắt-Tính hiệu quả của các tiêu chuẩn đánh giá độ trung thực của các chuỗi video độ sắc nét cao (HD) đã được nghiên cứu nhiều, nhưng vẫn còn ít nghiên cứu về tính hiệu quả của chúng đối với các chuỗi video độ sắc nét siêu cao (UHD). Bài báo này phân tích hiệu quả của một số tiêu chuẩn đánh giá độ trung thực phổ biến (PSNR, VSNR, SSIM, MS-SSIM, VIF, and VQM) trên ba chuỗi video 4K UHD sử dụng điểm chủ quan làm tập dữ liệu chuẩn. Các kết quả khẳng định bản chất phụ thuộc nội dung của đa số các chuẩn đo (ngoại trừ FIV), điều này cũng đã được báo cáo trước đây đối với các chuỗi video tiêu chuẩn và độ phân giải cao. PSNR có tương quan thấp nhất với điểm chất lượng chuẩn khi thực hiện phân tích cho tất cả các nội dung một lần và do đó sẽ không được dùng làm tiêu chuẩn tổng quát để đánh giá chất lượng video, trong khi VIF có hệ số tương quan Pearson (0.83) và Spearman (0.87) cao nhất và có thể được dùng làm chuẩn đánh giá chung. Mặt khác, tất cả những chuẩn đánh giá được nghiên

hand, all studied metrics were accurate in distinguishing different quality levels for the same content. The results of several fittings between metric values and subjective ground truth scores demonstrated that logistic fitting provides the highest correlation. The results also indicated a shift in metrics values between synthetic and natural contents.

VI. CONCLUSION

In this paper, the performance of several objective quality metrics was evaluated on three different 4K uHD video sequences. To evaluate the metrics performance, mean opinion scores collected during a formal subjective evaluation were used as ground truth. Results showed that metrics are content dependent except for VIF, which is consistent with previous findings for standard and high definition image and video content. Applying a logistic fitting increases the performance when compared to linear and cubic fitting. An interesting finding is that the majority of metrics showed a shift in objective values between synthetic and natural contents, with the exception being VIF. However, the number of ultra-high definition contents used in the dataset is not large enough to draw general conclusions about the content dependency

cứu có độ chính xác trong việc phân biệt các mức chất lượng video khác nhau đối với cùng một nội dung. Các kết quả của một số lần khớp giữa các giá trị chuẩn đánh giá và điểm chuẩn khách quan cho thấy quá trình khớp logistic cho độ tương quan cao nhất. Các kết quả cũng cho thấy có sự thay đổi giá trị đánh giá theo chuẩn giữa các nội dung tổng hợp và nội dung tự nhiên.

of these metrics.

CEA's 4K UHD Logo Program

The Consumer Electronics Association (CEA) announced in November the availability of new 4K ultrahigh-definition (UHD) logos for use in identifying display products that meet CEA's 4K UHD voluntary core characteristics. CEA is providing two logos for use (Figure 1)—4K UHD and 4K UHD Connected—available to manufacturers via a licensing agreement for product packaging, marketing materials, and promotional activities. These logos provide instant recognition of compliance with CEA's core characteristics for 4K UHD, which are designed to address various attributes of picture quality and help move toward interoperability, while providing clarity for consumers and retailers alike. Manufacturers began using the 4K UHD logos on 1 January 2015, just in time for a broad rollout at the International Consumer Electronics Show.

ENERGY AND AREA-EFFICIENT HARDWARE IMPLEMENTATION OF

Chương trình 4K UHD Logo của CEA

Vào tháng 11, Hiệp Hội Sản Phẩm Điện Tử Tiêu Dùng (CEA) thông báo về việc đã có các logo độ nét siêu cao 4K mới (UHD) sử dụng trong việc xác định các sản phẩm hiển thị phù hợp với các đặc điểm chính 4K UHD của CEA. CEA sẽ cung cấp hai logo để sử dụng (Hình 1) 4K UHD và 4K UHD kết nối cho các nhà sản xuất thông qua thỏa thuận bản quyền để đóng gói sản phẩm, các tài liệu tiếp thị và các hoạt động khuyến mãi. Những logo này giúp chúng ta nhận ra ngay sự tuân thủ với các đặc tính cốt lõi của CEA đối với 4K UHD, được thiết kế để định rõ các thuộc tính khác nhau của chất lượng hình ảnh và giúp chuyển sang khả năng tương tác, trong khi mang đến sự rõ ràng cho những người tiêu dùng cũng như những người bán lẻ. Những nhà sản xuất bắt đầu sử dụng các logo 4K UHD vào ngày 1 tháng 1 năm 2015, ngay trong buổi giới thiệu tổ chức tại Triển Lãm Điện Tử Tiêu Dùng Quốc Tế.

TRIỂN KHAI SỬ DỤNG PHẦN CỨNG TIẾT KIỆM NĂNG LƯỢNG VÀ ĐIỆN

| | |
|---|---|
| <p>HEVC INVERSE TRANSFORM AND DEQUANTIZATION ABSTRACT</p> | <p>TÍCH CỦA CHUYỂN ĐỔI NGƯỢC VÀ DEQUANTIZATION NGƯỢC HEVC</p> |
| <p>High Efficiency Video Coding (HEVC) inverse transform for residual coding uses 2-D 4x4 to 32x32 transforms with higher precision as compared to H.264/AVC's 4x4 and 8x8 transforms resulting in an increased hardware complexity. In this paper, an energy and area-efficient VLSI architecture of an HEVC-compliant inverse transform and dequantization engine is presented. We implement a pipelining scheme to process all transform sizes at a minimum throughput of 2 pixel/cycle with zero-column skipping for improved through-put. We use data-gating in the 1-D Inverse Discrete Cosine Transform engine to improve energy-efficiency for smaller transform sizes. A high-density SRAM-based transpose memory is used for an area-efficient design. This design supports decoding of 4K Ultra-HD (3840x2160) video at 30 frame/sec. The inverse transform engine takes 98.1 kgate logic, 16.4 kbit SRAM and 10.82 pJ/pixel while the dequantization engine takes</p> | <p>DEQUANTIZATION: sự phục hồi những chi tiết bị mất trong ảnh lượng tử hóa.</p> <p>Chuyển đổi ngược Mã Hóa Video Hiệu Suất Cao (HEVC) để mã hóa dư sử dụng các chuyển đổi 4x4 sang 32x32 2 chiều với độ chính xác cao hơn so với các chuyển đổi H.264/AVC's 4x4 và 8x8 dẫn đến độ phức tạp phần cứng tăng không ngừng. Trong bài báo này, chúng tôi trình bày một kiến trúc VLSI tiết kiệm năng lượng và diện tích của cơ cấu transform và dequantization ngược tương thích HEVC. Chúng tôi triển khai sơ đồ pipeline để xử lý tất cả các kích thước chuyển đổi ở lưu lượng cực tiểu 2 pixel/chu kỳ bỏ qua cột zero để cải thiện lưu lượng. Chúng tôi sử dụng cơ chế ngắt kênh dữ liệu trong cơ cấu Chuyển Đổi Cosine Rời Rạc Ngược 1 Chiều để cải thiện hiệu quả về mặt năng lượng đối với các kích thước chuyển đổi nhỏ hơn. Bộ nhớ hoán vị SRAM mật độ cao được sử dụng trong thiết kế tiết kiệm diện tích này. Thiết kế này giúp giải mã video 4K Ultra-HD (3840x2160) với tốc độ 30 khung/giây. Cơ cấu chuyển đổi ngược sử dụng logic 98.1 kgate, SRAM 16.4 kbit và 10.82 pJ/pixel trong khi cơ chế dequantization sử dụng logic 27.7kgate, SRAM 8.2kbit</p> |

27.7kgate logic, 8.2kbit SRAM and 1.10 pJ/pixel in 40 nm CMOS technology. Although larger transforms require more computation per coefficient, they typically contain a smaller proportion of non-zero coefficients. Due to this trade-off, larger transforms can be more energy-efficient.

7. CONCLUSION

In this paper, we presented the hardware design of an HEVC-compliant inverse transform engine capable of processing 4K Ultra-HD 30 frames/sec video in 40 nm technology. A pipelining scheme is developed to manage all TU sizes in HEVC at a worst-case throughput of 2 pixel/cycle. Zero-column skipping reduces cycle-count by 27%-66% over the worst case. The design of a transpose memory using a combination of SRAM for high density and registers for high throughput is explained. Finally, a dequantization engine for all scaling list types is briefly described. This design takes 126 kgates of logic and consumes 7.8 mW of power (or

11.9 pJ/pixel). Data and explicit clock-gating improves the energy efficiency of the shared transform logic. The proposed techniques are summarized in Table 4.

và 1.10 pJ/pixel trong công nghệ CMOS 40 nm. Mặc dù những biến đổi lớn hơn cần nhiều tính toán hơn trên mỗi hệ số, chúng thường chứa tỷ lệ hệ số khác không nhỏ hơn. Do sự dung hòa này, chuyển đổi càng lớn hơn sẽ càng có hiệu quả năng lượng tốt hơn.

.....
.....
.....
**EXPLORING MPEG HEVC
DECODER PARALLELISM
FOR THE EFFICIENT
PORTING ONTO MANY-
CORE PLATFORMS**

ABSTRACT

MPEG High Efficient Video Coding (HEVC) is likely to emerge as the video coding standard for HD and Ultra-HD TV resolutions. The two elements that push HEVC beyond the previous standards are a higher compression efficiency of about a factor of two, and the introduction of new coding tools, tiles and wavefront that are intended to ease the largely increased encoding complexity particularly for Ultra HD resolutions such as 4K and 8K. However, for HEVC decoder implementations, the achievement of the desired performance on massive parallel platforms cannot rely on the use of such optional (not enforced by MPEG profiles) tools. This paper reports results about the intrinsic parallelism of compliant HEVC decoding algorithms obtained by analyzing a dataflow implementation written using the standard language specified in ISO/IEC 23001-4 and structured attempting to maximize the algorithmic

Khai thác sự song song hóa bộ giải mã MPEG HEVC để port hiệu quả trên các nền đa nhân

TÓM TẮT

Mã hóa video hiệu suất cao MPEG (HEVC) rất có khả năng sẽ trở thành tiêu chuẩn mã hóa video cho độ phân giải TV sắc nét cao và siêu cao. Hai yếu tố chính thúc đẩy HEVC vượt xa các tiêu chuẩn trước đây là hiệu suất nén cao hơn hai lần, và có các công cụ mã hóa, các ô và wavefront mới để giảm bớt độ phức tạp trong quá trình mã hóa đối với độ phân giải siêu HD chẳng hạn như 4K và 8K. Tuy nhiên, để triển khai thực hiện bộ giải mã HEVC, việc đạt được hiệu suất mong đợi trên các nền song song có lượng dữ liệu lớn không chỉ lệ thuộc vào việc sử dụng các công cụ tùy chọn như vậy (không được thực thi bởi các profile MPEG). Bài báo này trình bày kết quả song song hóa nội tại của các thuật toán mã hóa HEVC thích hợp thu được bằng cách phân tích quá trình thực thi luồng dữ liệu được viết bằng ngôn ngữ tiêu chuẩn được quy định trong ISO/IEC 23001-4 và được kết cấu để tối đa hóa cơ chế song song hóa tiềm năng của thuật toán. Các kết quả thực nghiệm cho thấy những gì mà cơ chế song song đã đạt được qua các

potential parallelism. The experimental results show what is the parallelism achieved by different dataflow architectures and how it can be further combined with the parallelism achieved by relying on tiles and wavefront, whenever they would be available, for porting a compliant HEVC decoder on massive parallel many-core platforms.

5. CONCLUSION

This paper presents an investigation on the achievable parallelization potential of the complete HEVC decoding algorithm without relying on Tiles or WPP. A dataflow programming approach has been used for the implementation of a fully compliant HEVC decoder and for the analysis of the resulting computation structure that has driven the transformations applied to increase the parallelism. Experimental results show that the performance improvements corresponding to an increased parallelism - measured on the abstract dataflow executions are obtainable when porting the implementation on many-core and multi-core processing platforms. The overall parallelism achieved can be also combined with Tiles or WPP if present. The methodology applied so far

kiến trúc luồng dữ liệu khác nhau và cách tiếp tục kết hợp nó với cơ chế song song đạt được thông qua các ô và wavefront, bất cứ lúc nào chúng hiện diện, nhằm port một bộ giải mã HEVC thích hợp trên hàng loạt nền nhân song song.

indicates that further analysis and transformations of the dataflow program are expected to provide other increases of the overall parallelization potential so that the generated implementations combined with Tiles or WPP could provide efficient implementations on massive parallel platforms.

.....

.....

.....

Low Power Architecture for Motion Compensation Filter in a 4K Ultra HD Video Codec Accelerator

Abstract—Video codec accelerators in hand-held devices are driving the need for low power operation. Motion Compensation in a video codec performs interpolation on blocks of reference image if the motion-vectors refer to fractional pixel positions to form the prediction image for inter macro-blocks. In this paper, we present low power architecture for this motion compensation filter engine used in a 4K Ultra HD AVC accelerator. The paper presents an **on-the-fly (làm việc gì đó trên một hệ đang hoạt động)** pixel padding approach without which the DDR bandwidth and power for the output frame in a decoder would have become worse by 9.4% for a full-HD

Kiến trúc công suất thấp cho bộ lọc bù chuyển động trong bộ gia tốc mã hóa/giải mã video 4K Ultra HD

Tóm tắt—Các bộ gia tốc mã hóa/giải mã video trong các thiết bị cầm tay cần phải tiêu tốn ít năng lượng. Bù chuyển động trong bộ mã hóa/giải mã video thực hiện nội suy trên các khối ảnh chuẩn nếu các vector chuyển động tham chiếu đến các vị trí pixel phân đoạn để tạo thành ảnh dự đoán cho các khối vĩ mô inter. Trong bài báo này, chúng tôi trình bày kiến trúc tiết kiệm năng lượng cho cơ cấu lọc bù chuyển động trong bộ gia tốc 4K Ultra HD AVC. Bài báo này trình bày phương pháp đệm pixel **động**, nếu không dùng cách tiếp cận này, băng thông DDR và công suất của khung ngoài trong bộ mã hóa sẽ kém hơn 9.4% khi hoạt động ở chế độ full-HD. Bài báo cũng mô tả một phương pháp tiếp cận mới-chuyển vị có chọn lọc để giảm

operation. The paper also describes selective transpose - a novel approach to reduce filter engine computation and power. The whole filter engine dissipates less than 5 mW for 4K UHD decoder in a 28nm low power process.

IV. CONCLUSION

In conclusion, we present here low power architecture for H.264/AVC motion compensation filter engine which achieves 4K Ultra HD performance while dissipating close to 5 mW of dynamic power. We also described knobs to reduce DDR bandwidth and power and also how to reduce the computation, and hence power, of the luma interpolation core. Although these knobs were implemented on VLSI hardware, some of these can easily be extended to software implementation of this video codec standard.

.....

.....

.....

Low Power Architecture for Motion Compensation in a 4K Ultra-HD AVC and HEVC Video Codec System

Abstract—Motion Compensation in Video Codec is a step where blocks of pixels from Reference Picture are fetched and interpolated to form the prediction image for the

mức độ tính toán trong cơ cấu lọc và giảm tiêu hao năng lượng. Toàn bộ cơ cấu lọc tiêu tán ít hơn 5 mW đối với bộ mã hóa 4K UHD trong quy trình công suất thấp 28 nm.

Kiến trúc công suất thấp để bù chuyển động trong Hệ 4K Ultra-HD AVC và hệ mã hóa/giải mã HEVC

Tóm tắt-Bù chuyển động trong bộ mã hóa/giải mã video là bước trong đó các khối của pixel từ Ảnh Chuẩn được fetch (tải lệnh) và nội suy để hình thành ảnh dự đoán cho ảnh đang được xử lý. Có một số

current picture being processed. There are several challenges in implementing this functionality in hardware - (1) to identify the minimum set of reference pixels needed to give the required prediction image in an efficient manner from external memory, (2) to fetch these pixels from the external memory at a rate to match the 4K Ultra HD frame processing and (3) to perform the processing in a power optimal manner. This paper describes architecture for motion compensation hardware which integrates command preparation, a 2D reference pixel data caching scheme, a DMA engine and a power efficient pixel interpolation engine. The 2D caching technique helps in reducing the LPDDR2 SDRAM power for a 4k Ultra-HD decoder by up to 70 mW and bandwidth by 800 MB/s (50% reduction), increasing the typical 1080p30 HDMI playback time by 2 hours. The motion compensation hardware module dissipates 3 mW for 1080p30 decode.

.....
.....
.....
Abstract— In-Loop filtering in HEVC/H.265 is one of most computation intensive block taking around 15-20% of overall complexity for

khó khăn trong việc thực hiện chức năng này trong phần cứng –(1) xác định tập hợp pixel chuẩn tối thiểu cần thiết để cho ảnh dự đoán đạt yêu cầu có hiệu quả cao từ bộ nhớ ngoài, (2) fetch (tải) những pixel này từ bộ nhớ ngoài ở tốc độ phù hợp với quá trình xử lý khung 4K Ultra HD và (3) thực hiện xử lý theo kiểu tối ưu hóa về mặt năng lượng. Bài báo này mô tả kiến trúc phần cứng bù chuyển động tích hợp cơ cấu command preparation (chuẩn bị lệnh, ra lệnh), sơ đồ đệm dữ liệu pixel chuẩn 2D, cơ cấu DMA và cơ cấu nội suy pixel tiết kiệm năng lượng. Kỹ thuật đệm 2D giúp giảm năng lượng LPDDR2 SDRAM cho bộ giải mã 4k Ultra-HD đến 70 mW và băng thông đến 800 MB/s (giảm 50%), tăng thời gian hoạt động điện hình 1080p30 HDMI đến 2 giờ. Mô đun phần cứng bù chuyển động tiêu tán 3 mW để giải mã 1080p30.

Tóm tắt-Lọc trong vòng lặp trong HEVC/H.265 là một trong những khối tính toán chuyên sâu nhất chiếm khoảng 15-20% mức độ phức tạp của

decoding. The loop filtering in HEVC is more sophisticated with introduction of Sample adaptive offset (SAO) filter in addition to de-blocking filter in comparison to H.264. In this paper, very high performance as well as area efficient VLSI architecture is proposed for HEVC decoder, which supports 4K@60fps for next generation Ultra HDTV at 200 MHz clock. The design can process Largest Coding Unit (LCU) of size 64x64 in less than 1200 cycles with performance directly scaling down based on LCU size. The architecture consists of LCU level pipelining across de-blocking and SAO filtering with four & three stage internal pipeline within each block. The architectures proposes fully on-the-fly filtering avoiding memory bandwidth, custom filtering order as well as scanning, 4x4 based block processing and FIFO based asynchronous architecture to achieve high performance. The final design in 28nm CMOS process is expected to take around 0.2 mm² after actual place & route. The proposed design is capable of handling 4K@60fps as well as fully compliant to HEVC video standard specification including all corner conditions handling like slice and tiles processing via

quá trình giải mã. Lọc vòng lặp trong HEVC phức tạp hơn so với H.264 vì có bộ lọc độ lệch tương thích mẫu (SAO) cùng với bộ lọc tách khối. Trong bài báo này, chúng tôi đề xuất một kiến trúc VLSI hiệu suất cao cũng như tiết kiệm diện tích cho bộ giải mã HEVC, kiến trúc này hỗ trợ 4K@60fps cho Ultra HDTV thế hệ mới ở xung nhịp 200 MHz. Thiết kế có thể xử lý Đơn Vị Mã Hóa Cự Đại (LCU) kích thước 64x64 trong thời gian ngắn hơn 1200 chu kỳ với hiệu suất giảm theo kích thước LCU. Kiến trúc bao gồm quá trình tạo cấu trúc đường ống mức LCU qua quá trình lọc tách khối và SAO với đường ống nội (bên trong) bốn và ba tầng trong mỗi khối. Kiến trúc đề xuất phương pháp lọc động hoàn toàn tránh bằng thông bộ nhớ, thứ tự lọc có thể thay đổi được cũng như quá trình quét, xử lý khối 4x4 và kiến trúc bất đồng bộ FIFO để đạt được hiệu suất cao. Theo dự đoán, thiết kế cuối cùng trong quá trình CMOS 28 nm chiếm khoảng 0.2 mm² sau khi đặt và nối dây. Thiết kế đề xuất có khả năng xử lý 4K@60fps cũng như hoàn toàn thích hợp với các tiêu chuẩn kỹ thuật của video HEVC bao gồm xử lý tất cả các điều kiện tại điểm góc chẳng hạn như xử lý mảng và các ô thông qua **định nghĩa vùng tổng quát**.

generic region definition.

II. CONCLUSION

In this paper, very high performance architecture is proposed for loop filter in HEVC to enable ultra HD resolution (4K) at 60 frames per second. It proposes new concept like 2D block based processing (instead of pixel based) processing, OTF operation avoiding full external memory traffic, customer scan orders as well as edge ordering, and asynchronous FIFO across stages etc to achieve high throughput. The proposed design is estimated to take 0.2 mm² in 28 nm CMOS process, which shows it is quite efficient in area.

.....

.....

.....

OPENCL PARALLELIZATION OF THE HEVC DE-QUANTIZATION AND INVERSE TRANSFORM FOR HETEROGENEOUS PLATFORMS

ABSTRACT

To tackle the growing demand for high efficient implemen-tations of video decoders in a vast set of heterogeneous plat-forms, a high performance implementation of the HEVC de-quantization and inverse Discrete Cosine Transform (IDCT) modules is proposed. To efficiently take advantage

Song song hóa OPENCL của quá trình phục hồi ảnh HEVC và chuyển đổi ngược đối với các nền không đồng nhất

TÓM TẮT

Để đáp ứng nhu cầu ngày càng tăng về quá trình thực thi hiệu quả cao của các bộ giải mã video trong một tập hợp lớn các platform không đồng nhất, chúng tôi đề xuất triển khai các mô đun phục hồi ảnh lượng tử HEVC và Biến Đổi Cosin Rời Rạc Ngược hiệu suất cao. Để tận dụng có hiệu quả ưu điểm của một số kiến trúc GPU khác

of the several different GPU architectures that are currently available on these platforms, the proposed modules consist on unified OpenCL implementations, allowing their migration and acceleration in any of the available devices of current heterogeneous platforms. To achieve such objective, the memory accesses were highly optimized and no synchronization points were required, in order to attain the maximum performance. The presented experimental results evaluated the proposed implementation in three different GPUs, achieving processing times as low as 6.39 ms and 6.51 ms for Ultra HD 4K I-type and B-type frames, respectively, corresponding to speedup factors as high as 18.9x and 16.5x over the HEVC Test Model (HM) version 11.0.

6. CONCLUSION

An efficient OpenCL parallelization of the HEVC de-quantization and inverse transform to be executed on GPU accelerators was presented in this paper. The conducted GPU parallelization can handle the required real-time decode requisites, by adopting a new approach for the HEVC de-quantization and inverse transform with minimal memory accesses and no synchronization points. To

nhanh hiện có trên những platform này, các mô đun đề xuất bao gồm các thực thi OpenCL hợp nhất, cho phép chúng tích hợp và tăng tốc trong bất kỳ thiết bị nào có sẵn trong các platform không đồng nhất hiện tại. Để đạt được mục tiêu này, chúng ta cần tối ưu hóa quá trình truy cập bộ nhớ và không cần các điểm đồng bộ hóa để đạt được hiệu suất cực đại. Các kết quả thực nghiệm đã đánh giá phương pháp thực thi đề xuất trong ba GPU khác nhau, đạt đến thời gian xử lý thấp cỡ 6.39 ms và 6.51 ms ứng với các khung Ultra HD 4K I-type và B-type, tương ứng với các hệ số tăng tốc cao 18.9x và 16.5x trên HEVC Test Model (HM) phiên bản 11.0.

the best of the authors' knowledge, the proposed GPU parallelization of the HEVC residual data processing module is one of the first in the literature. By exploiting the full GPU computational resources, the proposed implementation was able to achieve speedup values as high as 18.9x, obtained for the Ultra HD 4K (3840x2160 pixels) video sequence DucksTakeOff, corresponding to an average frame processing time of 6.39 ms.

.....

.....

.....

Performance Improvement and Network TCO Reduction by Optimal Deployment of Caching

Abstract—The growth of new advanced services over Internet, including HD and 4K unicast video, made possible by the development of fixed and mobile broadband and ultra-broadband access, in turn poses important requirements on the evolution of IP transport networks. Sustainability of the Internet ecosystem in the presence of increasing traffic volumes, changing traffic patterns and more demanding application requirements boost the transformation of network architectures. Quality of Experience (QoE) directly

Cải tiến hiệu suất và giảm TCO mạng bằng cách triển khai tính năng nhớ đệm tối ưu

Tóm tắt—Sự phát triển của các dịch vụ tiên tiến trên Internet, bao gồm video HD và video 4K unicast, tạo điều kiện để phát triển truy cập băng thông rộng và siêu rộng cố định cũng như di động, và cũng đặt ra các yêu cầu quan trọng đối với sự phát triển của các mạng truyền tải IP. Tính bền vững của hệ sinh thái Internet với lưu lượng tin ngày càng tăng, các kiểu lưu lượng thay đổi và các yêu cầu ứng dụng chất lượng cao hơn thúc đẩy sự chuyển đổi các kiến trúc mạng. Chất lượng trải nghiệm (QoE) ảnh hưởng trực tiếp đến số lượt truy cập nội dung video và thời gian người dùng xem video, do đó tác

influences the number of accesses to video content and the time spent by users to view videos, thus impacting on Telcos and OTTs business models. In this paper we quantitatively evaluate, in terms of application throughput improvement and cost-effectiveness, the impact of content caching inside Telcos networks. We show that distribution of caches inside the IP network improves QoE and reduces network total cost of ownership (TCO).

V. CONCLUSIONS

This paper faced the problem of Performance Improvement and TCO reduction in IP networks.

The rise of new advanced services over Internet, including HD and 4K unicast video, Cloud Applications, Interactive services, and the continuous growth of the overall IP traffic, pose challenging requirement to network designer, in terms of QoE levels that must be ensured to End Users, and in terms of economic sustainability. Advanced platforms acting over the “IP protocol Layer” (e.g. CDN, ADN, TC, protocol

.....
.....
.....

The Last Supper Interactive

động đến các mô hình kinh doanh Telcos và OTTs. Trong bài báo này, chúng tôi đánh giá định lượng, về mặt cải thiện lưu lượng của ứng dụng và hiệu quả giá thành, tác động của phương pháp nhớ đệm nội dung bên trong các mạng Telcos. Chúng tôi chứng tỏ rằng phân bố của các cache bên trong mạng IP cải thiện QoE và giảm tổng chi phí sở hữu (TCO) mạng.

Tương tác Last Supper

Last Supper: Bức Tranh “Buổi ăn tối cuối cùng” do Leonardo

Abstract - This paper discusses the Last Supper Interactive (LSI) project, a real-time immersive and interactive, virtual narrative stereo application based on the Last Supper (Italian: L'Ultima Cena); a late 15th century mural painting by Leonardo da Vinci located in the refectory of the Convent of Santa Maria delle Grazie, in Milan, Italy. Alberti's theorem virtual tool, a virtual immersive interactive learning device, inspired by Leon Battista Alberti's rules of linear perspective (Costruzione Legittima) was designed and implemented for LSI, serving as an interactive tool for the user.

V. CONCLUSIONS AND FUTURE WORK

The most important direction for future work would be to deliver an advanced upgraded standalone Virtual Reality application of The Last Supper Interactive. We are planning to complete and finalize the implementation of Stage 1 and 2. Subsequently we will implement Stages 3, 4 and 5 (see above). We are interested in incorporating haptic technology (stage 4), i.e. a sense of touch: haptic perception and interaction. A major aim is to allow users to experience the sense of feeling, to touch and interact with the virtual elements

vẽ

Tóm tắt-Bài báo này thảo luận dự án Tương tác Last Supper (LSI), một ứng dụng đắm chìm (hòa mình vào video, ảnh) và tương tác thời gian thực, lập thể tường thuật ảo dựa trên Last Supper (Tiếng Ý: L'Ultima Cena); một bức tranh tường do Leonardo da Vinci vẽ vào cuối thế kỷ 15, đặt ở phòng ăn của Tu Viện Santa Maria delle Grazie, Milan, Ý. Công cụ ảo, thiết bị học tương tác đắm chìm theo quy tắc Alberti, lấy cảm hứng từ các quy tắc phối cảnh tuyến tính của Leon Battista Alberti (Costruzione Legittima) được thiết kế và triển khai cho LSI, đóng vai trò là công cụ tương tác cho người dùng.

within the virtual environments e.g. “Alberti’s theorem virtual tool”, Christ Cup, Christ and the Apostles, etc. We think that the in-tegration of the sense of touch with haptic feedback, added to previously audio-visual-only solutions, engaging the users haptic sensory system, in addition to seeing (and/or hearing) will enrich and benefit the current application.

The forthcoming experiments and implementation for Stage 4 will take place with the support from the High Performance Networks Laboratory, Department of Electrical and Electronic Engineering, University of Bristol, UK. This work will be supported through the EU-FP7 VISIONAIR.

Another point of in-terest in future development is to provide a LSI Augmented Reality mobile application for mobile devices and AR: iPhone, iPad, Android, Smartphone, (LSI AR). A major artistic vision of Fischnaller is to allow the invisible to takes shape and to give form to the intangible.

.....
.....
.....

Ultra High Definition Video Saliency Database

Abstract—Visual attention

Cơ sở dữ liệu Saliency (nổi bật) Video độ phân giải siêu sắc nét

Tóm tắt-Tập trung thị giác

plays an important role in image and video processing. Nowadays, high definition (HD) techniques have been widely used. And ultra high definition (UHD) is becoming more and more popular. However, existing researches in visual attention mainly focus on relatively low resolution videos or images. There is very limited studies in visual attention of UHD videos. In this paper, we built a Ultra High Definition (4k) Video Saliency Database. Using this database, we explored the characteristics of visual attention related to ultra high definition videos. A concept of aggregation maps (AGM) for videos is put forward to better analyse the characteristics of visual attention of videos. Through the experiment, we find that there exist fairly strong correlations between the video resolution and visual attention behaviors. We also find that people tend to focus on the center of videos of relatively low resolution. The database will be made publicly available at gvsp.sjtu.edu.cn soon.

IV. CONCLUSION

In this paper, we proposed a database of UHD videos for human visual attention. The database contains fourteen UHD videos and fourteen corresponding HD videos. We conducted an experiment

đóng vai trò quan trọng trong xử lý ảnh và video. Ngày nay, các kỹ thuật sắc nét cao (HD) đã được sử dụng rộng rãi. Và kỹ thuật sắc nét siêu cao (UHD) đang ngày càng trở nên phổ biến. Tuy nhiên, các nghiên cứu hiện tại về tập trung thị giác chủ yếu chỉ tiến hành trên các ảnh và video có độ phân giải tương đối thấp. Có rất ít nghiên cứu về tập trung thị giác của UHD. Trong bài báo này, chúng tôi xây dựng Cơ Sở Dữ Liệu Nội Bật Video Độ Sắc Nét Siêu Cao (4k). Dùng cơ sở dữ liệu này, chúng tôi nghiên cứu các đặc điểm của tập trung thị giác có liên quan đến các video độ sắc nét siêu cao. Chúng tôi đưa ra khái niệm bản đồ kết tập (AGM) đối với các video để phân tích tốt hơn các đặc điểm của tập trung thị giác của video. Thông qua thực nghiệm, chúng tôi nhận thấy rằng tồn tại sự tương quan khá mạnh giữa độ phân giải video và các đặc điểm tập trung thị giác. Chúng tôi cũng nhận thấy rằng mọi người có xu hướng tập trung vào vùng trung tâm của video, nơi có độ phân giải tương đối thấp. Cơ sở dữ liệu này sẽ sớm đưa lên địa chỉ gvsp.sjtu.edu.cn để mọi người có thể truy cập được.

of twenty people to explore the effect of resolution towards video resolution. After data analyzing, we found that people tend to focus on center of videos of relatively low resolution.

.....
.....
.....
VERIFICATION ON
STABILITY AND
REPRODUCIBILITY OF
DSCQS METHOD FOR
ASSESSING 4K ULTRA-
HD VIDEO QUALITY
ABSTRACT

We conducted subjective quality assessment tests to investigate the possibility of using the DSCQS method as a metric for 4K video quality. With 4K video, the quality of the encoded videos may be close to that of the reference video depending on the encoding rate. Therefore, there is concern that non-experts will not be able to make a stable and reproducible assessment of the difference in quality between the reference and assessment videos. We conducted two subjective quality assessment tests using high-quality assessment videos that were close in quality to the 4K reference videos and using assessment videos that ranged in quality from low to high. The results showed that there was high correlation between these two

Xác thực độ ổn định và khả năng lặp lại của phương pháp DSCQS trong việc đánh giá chất lượng video 4K ULTRA-HD

TÓM TẮT

Chúng tôi tiến hành các phép thử nghiệm đánh giá chất lượng chủ quan để khảo sát khả năng dùng phương pháp DSCQS để đánh giá chất lượng video 4K. Với video 4K, chất lượng của các video được mã hóa có thể gần bằng chất lượng của video chuẩn tùy thuộc vào tốc độ mã hóa. Do đó, người ta lo ngại rằng những người không chuyên môn không thể nào cho ra những kết quả đánh giá ổn định và có thể lặp lại được về sự khác biệt chất lượng giữa các video chuẩn và video đánh giá. Chúng tôi thực hiện hai phép thử nghiệm đánh giá chất lượng chủ quan dùng các video đánh giá chất lượng cao gần bằng chất lượng các video chuẩn 4K và dùng các video đánh giá có chất lượng nằm trong khoảng từ thấp đến cao. Các kết quả chứng tỏ rằng có sự tương quan cao giữa hai phép thử nghiệm và độ ổn định

tests and that the stability of assessment of 4K videos was almost the same as that of full HD videos. It is therefore possible to use the DSCQS method as a metric for assessing 4K video quality.

5. CONCLUSION

We conducted subjective quality assessment tests to investigate the possibility of using the DSCQS method as a metric for assessing 4K video quality. We conducted two subjective assessment experiments to investigate the effects of the quality range of assessment videos. We conducted the experiments using assessment videos that ranged in quality from low to high (Experiment 1) and using high-quality assessment videos that were close in quality to the 4K reference videos (Experiment 2).

In terms of reproducibility of DSCQS values, we first conducted a correlation analysis of the DSCQS values of common conditions in Experiments 1 and 2. We showed that there was high correlation between Experiments 1 and 2. We also conducted a regression analysis of the DSCQS values of common conditions in Experiments 1 and 2. We showed that in the high-quality videos, the DSCQS values from Experiment 1 were almost the same as those from Experiment 2. In terms

của phép đánh giá các video 4K hầu như gần bằng các video full HD. Do đó, chúng ta có thể dùng phương pháp DSCQS để đánh giá chất lượng của các video 4K.

of stability of DSCQS values, we then compared the 95% CIs from Experiments 1 and 2. The 95% CIs from Experiment 2 were larger than those from Experiment 1, but the 95% CIs from both of the experiments were sufficiently small. We also compared the 95% CIs of our assessment results and those of full-HD video assessment results. The mean 95% CIs from Experiments 1 and 2 were similar to those of the full-HD assessment.

We can thus confirm that non-experts can sufficiently assess 4K video quality. It is therefore possible to use the DSCQS method as a metric for 4K video quality in the same way as in full-HD video assessments.

.....
.....
.....

Very High Throughput WLAN System for Ultra HD 4K Video Streaming

Abstract—

We have been developing a very high throughput WLAN system based on IEEE802.11ac's criteria. It combines MIMO and OFDM technology to provide throughput over 1 Gbps for 150 feet propagation distance by using 80MHz of bandwidth on 5GHz frequency band. 4 by 5 antennas MIMO is set to get

Hệ WLAN lưu lượng cực kỳ cao dành cho kỹ thuật Video Streaming Ultra HD 4K

Tóm tắt

Chúng tôi đã thiết kế một hệ WLAN lưu lượng cực kỳ cao dựa trên tiêu chuẩn IEEE802.11ac. Nó kết hợp công nghệ MIMO và OFDM để cho ra lưu lượng trên 1 Gbps khi truyền ở khoảng cách 150 feet bằng cách dùng 80MHz băng thông trên dải tần 5GHz. Antennas MIMO 4 5 được thiết kế để nhận được độ lợi phân tập 2"rf-order để duy

2nd-order diversity gain to maintain high throughput and performance. Greenfield preamble with novel phase rotation is employed to mitigate the overhead problem while reducing the peak to average power ratio of the signals. Run test to broadcast the ultra high definition video which resolution 4096 x 1714 pixels/frame with 30 frame/second under in-door channel model demonstrates an excellent performance of the developed system.

IV. CONCLUSION

We have been developing a VHT WLAN system and examined its performance through Ultra HD video streaming. It provides throughput over 1Gbps for 150 feet propagation distance by occupying 80MHz of bandwidth on 5GHz frequency band. Run test to broadcast the ultra HD video using different coding rate demonstrates its high performance. The developed VHT WLAN system can be used to serve an excellent ultra HD 4K video streaming. Examining the developed VHT WLAN system in the FPGA board will become the next challenge.

trì lưu lượng và hiệu suất cao. Kỹ thuật Greenfield preamble với chiều quay pha mới được sử dụng để giảm thiểu vấn đề chi phí trong khi vẫn giảm tỷ số công suất cực đại trên công suất trung bình của tín hiệu. Chạy thử nghiệm phát video độ sắc nét siêu cao độ phân giải 4096 x 1714 pixels/khung với 30 khung/giây trong mô hình kênh trong nhà cho thấy hệ có hiệu suất tuyệt vời.

| | |
|--|--|
| | |
|--|--|